

บททดลองที่ 6 การทดลองวงจรมัลติเพล็กซ์ (Multiplex) และ ดีมัลติเพล็กซ์ (Demultiplex)

วัตถุประสงค์

1. เพื่อศึกษาลักษณะการส่งข้อมูลโดยใช้วิธีการแบบมัลติเพล็กซ์ (Multiplex)
2. เพื่อศึกษาลักษณะและหลักการของวงจรดีมัลติเพล็กซ์ (Demultiplex)

ทฤษฎีย่อ

ในกรณีที่ต้องการจะส่งข้อมูล Digital จำนวนหลายๆ Bits ไปในสายส่งข้อมูลเส้นเดียวกันนั้น สามารถจะกระทำได้โดยใช้วิธีการ Multiplex ซึ่งข้อมูลแต่ละชุดอาจจะมีหลายบิตก็ได้ หลักการโดยทั่วไปของ Multiplex ก็คือ การส่งตัวเลขทีละ Bit ในเวลาที่ต่างกัน หรือจะกล่าวแบบง่ายๆ ก็คือ Input ที่เข้ามาสู่ Multiplex จะมาในรูปแบบขนาน (Parallel) ส่วน Output ที่ออกจาก Multiplex จะออกมาในรูปแบบอนุกรม (Serial) โดยการเลือกที่จะเอาข้อมูลชุดใดออกทาง Output นั้นกระทำได้ด้วยการใช้ Data Selector หรือ Address เป็นตัวเลือก ดังรูปที่ 6.1

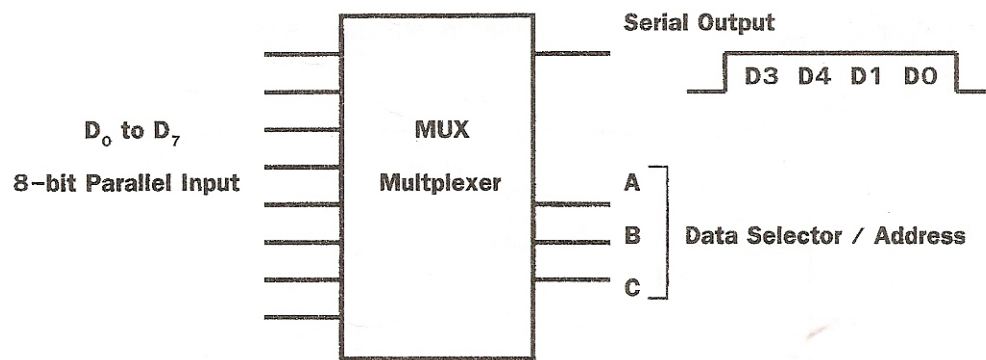


Figure 6.1 ลักษณะทั่วไปของ Multiplex

ซึ่งจากรูปที่ 6.1 Output ที่ได้เกิดจากการ Data Selector เช่น หากต้องการให้ Output มีค่าเป็น D₂ ก็กระทำได้โดยการส่งสัญญาณทาง Digital ให้ CBA ของ Data Selector มีค่าเป็น 010 (=0 ในฐาน 10)

และเมื่อข้อมูลที่ได้จากวงจร Multiplex ถูกส่งมาถึงปลายทาง ข้อมูลเหล่านั้นจะถูกถอดรหัสออกมาด้วยวงจร Demultiplex โดยมีข้อกำหนดสำคัญอยู่ที่ว่า ตัว Data Selector หรือ Address ของทั้งตัวส่ง และตัวรับต้องมีรหัสที่เหมือนกัน (ควรจะเป็นชุดเดียวกัน) ข้อมูลที่ได้รับออกมาจากการ Demultiplex จึงจะเป็นข้อมูลที่ถูกต้อง

อุปกรณ์ที่ใช้ในการทดลอง

- | | | | | | | | | |
|-----------|---|------|----------|---|------|----------|---|-----|
| - IC 7402 | 2 | ตัว, | IC 7404 | 1 | ตัว, | IC 7408 | 1 | ตัว |
| - IC 7432 | 1 | ตัว, | IC 74138 | 1 | ตัว, | IC 74151 | 1 | ตัว |

การทดลอง

6.1 การทดลองวงจร Multiplex จากสัญญาณ Input 2 เส้น ให้ได้ Output 1 เส้น

- ทำการต่อวงจรตามรูปที่ 6.2

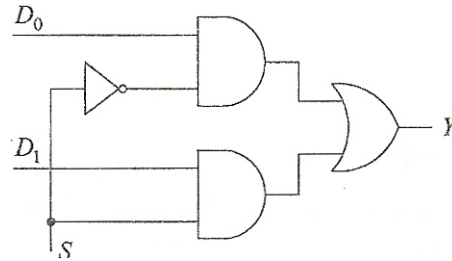


Figure 6.2 วงจร Multiplex จาก Input 2 เส้น เป็น Output 1 เส้น (MUX 2:1)

- ป้อนข้อมูล D_0 และ D_1 รวมทั้งตัวเลือกข้อมูล (S) ด้วย Logic Switch ตามตารางที่ 6.1
- ทำการตรวจสอบ Output (Y) ที่ได้ และบันทึกผลการทดลองลงในตารางที่ 6.1

Data		Selector	Output
D_0	D_1	S	Y
0	0	0	
0	0	1	
0	1	0	
0	1	1	
1	0	0	
1	0	1	
1	1	0	
1	1	1	

Table 6.1

6.2 การทดลองวงจร Multiplex จาก Input ขนาด 8 bits เป็น Output 1 bit

- ศึกษาข้อมูล IC 74151 จาก Datasheet จากนั้นให้ออกแบบและต่อวงจรภายในของ IC 74151 พร้อมบันทึกผลลงใน Table 6.2

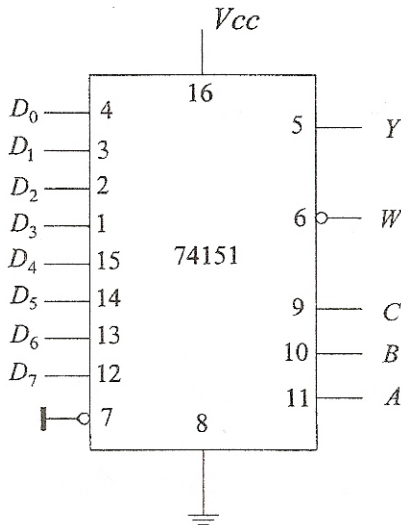


Figure 6.3 วงจร Multiplexer (MUX)

- ป้อนข้อมูล D0 ถึง D7 โดยใช้ Logic Switch ตามตารางที่ 6.2
- หลังจากนั้นเราจะทำการเลือกข้อมูลโดยใช้การกำหนด Address ที่ ขา CBA ตาม Table 6.2
- สังเกตความสัมพันธ์ของ Output (Y) ที่ได้กับค่า D0 ถึง D7 จากนั้นบันทึกผลลงในตารางดังกล่าว

	D0	D1	D2	D3	D4	D5	D6	D7
Data Input	0	1	1	0	1	1	0	0

Address / Data Selector			Output
C (MSB)	B	A (LSB)	Y
0	0	0	
0	0	1	
0	1	0	
0	1	1	
1	0	0	
1	0	1	
1	1	0	
1	1	1	

Table 6.2

6.3 การทดลองวงจร Demultiplex จากสัญญาณ 1 เส้น เป็นสัญญาณ 2 เส้น

- ทำการต่อวงจร ในรูปที่ 6.4

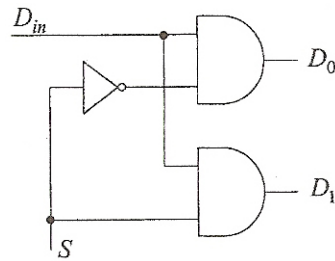


Figure 6.4 การ Demultiplex จาก Input 1 Line เป็น Output 2 Lines

- บันทึกผลลงในตารางที่ 6.3

Data D_{in}	Selector S	Outputs	
		D_0	D_1
0	0		
0	1		
1	0		
1	1		

Table 6.3

6.4 การทดลองวงจร Demultiplex จาก Input 1 Line เป็น Output 8 Lines

- ศึกษาข้อมูล IC 74138 จาก Datasheet จากนั้นให้ออกแบบและต่อวงจรภายในของ IC 74138 พร้อมบันทึกผลลงใน Table 6.4

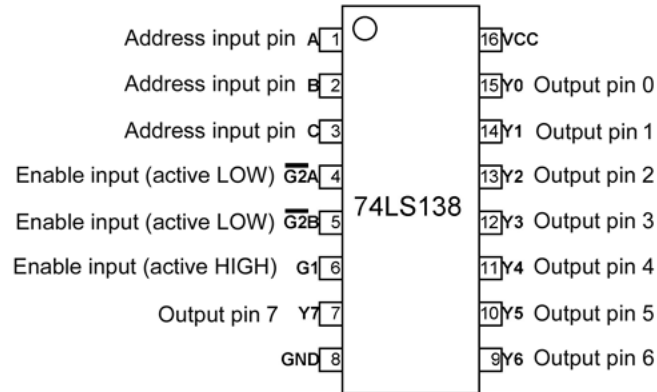


Figure 6.5 วงจร Demultiplex

- กำหนดให้ $G_{2A} = G_{2B} = 0$
- ทำการกำหนด Address CBA ตามตารางที่ 6.4 และให้ $G_1 = 1$ บันทึกผลลัพธ์ ของ Output D0 ถึง D7 ลงตารางที่ 6.4

Address			W	Output From 74138							
C (MSB)	B	A (LSB)	G1	D0	D1	D2	D3	D4	D5	D6	D7
0	0	0	1								
0	0	1	1								
0	1	0	1								
0	1	1	1								
1	0	0	1								
1	0	1	1								
1	1	0	1								
1	1	1	1								

Table 6.4

- ถ้า $G_1 = 0$ ผลลัพธ์ที่ได้จะเป็นอย่างไร
-
- ถ้าต่อสัญญาณนาฬิกาความถี่ 1 Hz จะเกิดอะไรขึ้นที่ Output
-